

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06349681 A
(43) Date of publication of application: 22.12.1994

(51) Int. Cl H01L 21/02

(21) Application number: 05133438
(22) Date of filing: 03.06.1993

(54) SEMICONDUCTOR DEVICE AND DEVICE AND
METHOD FOR MANUFACTURING IT

(57) Abstract:

PURPOSE: To provide a semiconductor device which can be identified at every production lot and the manufacturing process of which can be controlled when the semiconductor device is manufactured not in the unit of wafers but in the unit of one or several pieces of devices and the manufacturing device of the semiconductor device.

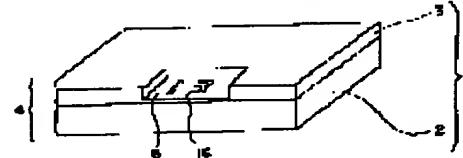
CONSTITUTION: A process recording area 5 is provided on the title semiconductor device 1 and a symbol 16 is formed (marked) in the area 5 as an identification mark so as to utilize the symbol 16 for the production

(71) Applicant: HITACHI LTD

(72) Inventor: OTA HIROYUKI

control of the device 1 by reading out the symbol 16 at individual processing time in a series of production processes or upon completing processing. Since the production lot of the device 1 can be identified, numerous or numerous kinds of semiconductor devices can be manufactured in parallel and the production control can be automated. In addition, trouble shooting becomes easier when a defect occurs.

COPYRIGHT: (C)1994,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-349691

(43)公開日 平成6年(1994)12月22日

(51)Int.Cl.
H01L 21/02

識別記号
A

P I

技術表示箇所

審査請求 未請求 請求項の数27 OL (全13頁)

(21)出願番号 特開平5-133438

(22)出願日 平成5年(1993)6月3日

(71)出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72)発明者 太田 裕之
茨城県土浦市神立町502番地 株式会社日
立製作所機械研究所内

(74)代理人 弁理士 織田 長之

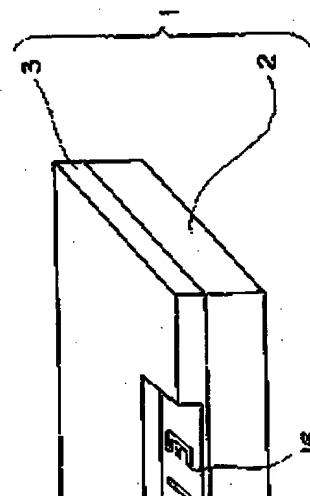
(54)【発明の名称】 半導体装置及びその製造装置と製造方法

(57)【要約】

【目的】 ウエハ単位でなく、半導体装置を1個あるいは数個単位で製造する場合に、該製造単位毎にそれぞれ識別し、該半導体装置の工程を管理することの可能な半導体装置及び半導体製造装置を提供する。

【構成】 半導体装置1に工程記録領域5を設け、識別標識としての記号16を形成(記載)し、半導体装置1の一連の製造工程で、個々の加工時、あるいは加工終了時に読み出して工程管理に活用する。

【効果】 それぞれの製造単位を識別できることから、多數あるいは多種類の半導体装置を平行して製造することが可能となり、工程管理の自動化を図ることができ。さらに不良発生時における原因追求が容易になる。



(2)

2

【特許請求の範囲】

【請求項1】 半導体基板、もしくは該半導体基板の表面上に形成された薄膜に、2次元的或いは3次元的に構成された識別標識を形成したことを特徴とする半導体装置。

【請求項2】 半導体基板、もしくは該半導体基板の表面上に形成された薄膜に、半導体装置の製造番号を表す識別標識を形成したことを特徴とする半導体装置。

【請求項3】 半導体基板、もしくは該半導体基板の表面上に形成された薄膜に、半導体装置の製造に携わった製造装置を識別可能な識別標識と、前記製造装置による製造条件を表す識別標識とのうち、少なくともいずれかの識別標識を形成したことを特徴とする半導体装置。

【請求項4】 半導体基板、もしくは該半導体基板の表面上に形成された薄膜に、半導体装置の製造工程における個々の工程を表す識別標識と、前記個々の工程に対応していすれかの工程が終了したことを表す識別標識とを形成したことを特徴とする半導体装置。

【請求項5】 請求項4に記載の半導体装置において、前記製造工程における個々の工程を表す識別標識は、半導体装置の製造に携わった製造装置あるいは製造条件を表すことを特徴とする半導体装置。

【請求項6】 請求項4に記載の半導体装置において、前記製造工程における個々の工程を表す識別標識に隣接して、前記個々の工程に対応していすれかの工程が終了したことを表す識別標識を形成したことを特徴とする半導体装置。

【請求項7】 請求項1、2、3または4に記載の半導体装置において、前記識別標識は、記号あるいは番号であることを特徴とする半導体装置。

【請求項8】 請求項1、2、3または4に記載の半導体装置において、前記識別標識として、マークの並び方、個数、形状、大きさ、マークの高さ、マークの深さのうち、少なくとも1つの手段を用いたことを特徴とする半導体装置。

【請求項9】 半導体基板、もしくは該半導体基板の表面上に形成された薄膜に、2次元的或いは3次元的に構成された識別標識を形成し、前記識別標識として、マークの並び方、個数、形状、大きさ、マークの高さ、マークの深さのうちの少なくとも1つの手段を用いることにより、半導体装置の製造装置、製造条件、あるいは製造番号のうち少なくとも1つが識別可能であることを特徴とする半導体装置。

意の間隔をもって複数の薄膜が形成されていることを特徴とする半導体装置。

【請求項12】 請求項1、2、3または4に記載の半導体装置において、前記識別標識を示すマークとして半導体装置の素子形成面、その裏面あるいは側面に形成された薄膜に、任意の間隔をもって穴、くぼみ、切りきのうちのいすれかが形成されていることを特徴とする半導体装置。

【請求項13】 請求項1、2、3または4に記載の半導体装置において、前記識別標識を示すマークとして半導体装置の素子形成面、その裏面あるいは側面に形成された薄膜に、任意の間隔をもってイオン注入領域が形成されていることを特徴とする半導体装置。

【請求項14】 半導体装置における素子形成面の裏面あるいは側面の半導体基板、もしくは該素子形成面の面あるいは側面の半導体基板表面上に形成された薄膜に、穴、くぼみ、薄膜、イオン注入領域のいすれかを成すことによって識別標識を形成したことを特徴とする半導体装置。

【請求項15】 半導体基板の素子形成面内の形状における線対称性が1本以下であることを特徴とする半導体装置。

【請求項16】 半導体装置の製造に携わる装置固有の識別標識、もしくは製造条件を表す識別標識、もしくは製造工程のうちいすれかの工程の終了を示す識別標識うち、少なくともいすれかの識別標識を前記半導体装置に形成する手段を有することを特徴とする半導体装置。

【請求項17】 請求項16に記載の半導体装置の装置において、前記識別標識は記号あるいは番号であることを特徴とする半導体装置の製造装置。

【請求項18】 半導体装置を1個所に保持して素子成面の加工を行う複数の加工工程のうちの一部の加工工程が、レーザビーム、エレクトロニンビーム、イオンビームのいすれかを用いた加工工程であることを特徴とする半導体装置。

【請求項19】 半導体装置を1個所に保持し、素子成面とその裏面とで異なる加工を行う加工手段を備えることを特徴とする半導体装置の製造装置。

【請求項20】 半導体装置を固定するチャックの一を通じてレーザビーム、エレクトロニンビーム、イオンビームのいすれかが照射されることを特徴とする半導体装置の製造装置。

3
製造工程のうちいすれかの工程の終了を示す識別標識のうち、少なくともいすれかの識別標識を前記半導体装置に形成する手段を有するとともに、前記半導体装置に形成された識別標識から製造番号、あるいは加工条件を読み取る手段を、前記半導体装置の搬送路中に設けたことを特徴とする半導体装置の製造装置。

【請求項23】半導体装置の素子形成面の裏面あるいは側面の半導体基板、もしくは該素子形成面の裏面あるいは側面の半導体基板表面上に形成された薄膜に、穴、くぼみ、薄膜、イオン注入領域のいすれかにより、被加工物である前記半導体装置の製造装置固有の記号、製造条件を表す記号、工程終了を示す記号等を記載し、これらの記号のうち少なくともいすれかを読み取る手段を有することを特徴とする半導体装置の製造装置。

【請求項24】複数の加工手段を有する半導体装置の製造装置において、前記半導体装置にあらかじめ形成されている該半導体装置の加工条件を読み取ることによって、加工の順番あるいは加工条件を決定し、終了した加工工程を示す記号を前記半導体装置上の領域に形成することを特徴とする半導体装置の製造装置。

【請求項25】半導体装置の製造方法において、前記半導体装置に形成されている該半導体装置の製造装置固有の記号、製造条件を表す記号、工程終了を示す記号のうち少なくともいすれかの情報を読み取り、該情報により該半導体装置の加工を制御することを特徴とする半導体装置の製造方法。

【請求項26】半導体装置の製造装置において、前記半導体装置にあらかじめ形成されている該半導体装置の製造番号あるいは加工条件を読み取ることにより、加工の順番あるいは加工条件を制御することを特徴とする半導体装置の製造方法。

【請求項27】複数の加工手段を有する半導体装置の製造装置において、前記半導体装置に形成されたすでに終了した加工を表す記号を読み取ることによって、次の加工方法を選択することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置及びその製造装置と製造方法に係り、特に工程管理の容易な、多種類の半導体装置の同時生産の可能な半導体装置及びその製造装置と製造方法に関する。

【0002】

4

いる。そこで、特開昭61-177709号公報にあのように、丸いウエハから切り出して加工するときの形を限定して半導体製造装置を大型化することなく半導装置を生産することのメリットが注目されている。すわち一度に製造できる個数は1個あるいは数個という位であり、丸いウエハに比べて少ないが製造装置への音が減らせ、歩留まりの向上も容易となる。

【0003】

【発明が解決しようとする課題】このような一度にができる基板の形状を限定する生産形態においては、これまでの丸いウエハの場合のように多数の半導体装置を一度に生産するわけではないので、工程管理が複雑になる。不良発生時に原因の追求がむずかしい等の問題がいた。また本形態による半導体装置の生産ではこの工程管理の複雑さから、多種類の半導体装置を平行して生することとは困難であった。また、ウエハ単位での生産においてはオリフラを位置決めに使って加工を行っているが、本形態における加工においてはオリエンタルフラトが存在しないので新しい位置決め方法が必要であった。

【0004】本発明の目的は、上記問題点を解消するめになされたもので、ウエハ単位ではなく、半導体装置1個あるいは数個単位で製造する場合に、製造単位毎それを識別し、半導体装置の工程を管理すること可能な半導体装置及びその製造装置と製造方法を提供することである。

【0005】

【課題を解決するための手段】上記の課題を解決するには、ウエハ単位ではなく半導体装置に工程管理にいる記号を記載して管理を行う手段が必要である。また半導体製造装置としては半導体装置に記載された該記号を読み取り、情報を得ながら加工を行うことにより自己化や多種類の半導体装置の生産が可能となる。そこで上記目的を達成するために本発明の半導体装置は、半導体基板、もしくは該半導体基板の表面上に形成された膜に、2次元的あるいは3次元的に構成された識別標識を形成したことを特徴とするものである。また、前記識別標識として、前記半導体装置の製造番号、あるいは前記半導体装置の製造に携わった製造装置を識別可能な識別標識と、前記製造装置による製造条件を表す識別標識のうち、少なくともいすれかの識別標識を形成したり前記半導体装置の製造工程における個々の工程を表す識別標識と、前記個々の工程に対応していすれかの工程

【0007】また、半導体装置の製造方法において、前記半導体装置に形成されている該半導体装置の製造装置固有の記号、製造条件を表す記号、工程終了を示す記号のうち少なくともいすれかの情報を読み取り、該情報により該半導体装置の加工を制御することを特徴とするものである。

【0008】

【作用】上記構成によれば、ウエハでなく半導体装置そのものに、たとえば成膜、エッティング、イオン注入、レーザ等の手段を用いて該装置の製造番号を記載することにより、個々の半導体装置が識別できるので、これを基に工程管理を行うことができる。また半導体装置に該装置の製造に携わった半導体製造装置の識別番号や製造条件を製造過程において記載することにより、製造工程の管理が容易となる。たとえば、すでに行った半導体製造装置の認識番号を確認することにより、次に行うべき加工の工程が認識されるので、種類の異なる半導体装置の製造を平行して行う場合においても、それぞれの加工工程の手順が誤らず、正しい一連の加工を行うことができる。また、不良発生時においても製造工程や製造条件が半導体装置上に記載されているので原因の追求が容易となる。また半導体装置に方向識別のできる部分を形成することで、ウエハの場合におけるオリフラの役目をさせることができる。

【0009】

【実施例】以下、本発明のいくつかの実施例を、図面を参照して説明する。図1に本発明における一実施例である半導体装置1の模式図を示す。本装置は半導体基板2、素子形成層3、方向識別部4、工程記録部5より構成される。素子形成層3はねじ導電性のある膜（トランジスタ用電極、配線等）と導電性の無い膜（ゲート酸化膜、フィールド酸化膜、層間絶縁膜等）から構成されている。しかしながら、たとえば実際のMOS半導体素子（トランジスタのドーピングチャンクション）ではゲート電極近傍の半導体基板2中に形成されることになるが、ここでは便宜上、ゲート酸化膜もしくはゲート電極の無い構造ではトランジスタの電極から上を素子形成層3と定義する。

【0010】また、方向識別部4は半導体装置1の方向を規定するものであり、この半導体装置1はウエハ単位ではなく、1個あるいは数個の単位で製造する場合に必要となるものである。たとえば1枚のウエハ上で半導体装置1が多数製造される場合には、ウエハのオリエンタ

させても同じ形状となる。そこで本実施例では、方向識別部4を短冊の4隅のうちの1隅に設けることにより半導体装置1の方向が規定できるようにしたので、素子形成層3内の各種層膜の形成時に方向を間違えて形成することを防ぐことができる。

【0011】また、工程記録部5は素子形成層3を形成するのに用いた半導体製造装置（半導体装置の製造装置、以下同じ。）とその製造時のプロセス条件を記録するため設けてある。また、該半導体装置を識別するための製造番号をこの代わりに記録してもよい。この工程記録部5には記号16が形成（記載）されている。記号16は数字、図形など容易に識別可能なものであればよい。本実施例においては記号16の具体的な記録手段として薄膜に算用数字を型どった穴を開けたものを用いている。この数字群は半導体装置1の製造に携わった半導体製造装置とそのプロセス条件に対応している。また工程記録部5の記号16は切り欠き、くぼみのような形をもって形成されている。

【0012】この半導体装置1をウエハ単位ではなく2個あるいは数個の単位で製造する場合には、ウエハ単位ではなく1個あるいは数個の製造単位での工程管理機能が必要となってくる。たとえば原因不明の不良が発生した場合に、1枚のウエハ上で半導体装置1が多数製造されたときはそのウエハを調査するためにウエハナンバーハンドがかりに装置あるいはプロセス条件が調査され、原因が追求される。しかしながら半導体装置1をウエハ単位ではなく1個あるいは数個の単位で製造する場合にはんらかの識別方法が必要となる。そこで本実施例によれば工程記録部5を設けることにより、それぞれの半導体装置1の工程管理ができるので不良原因の追求が容易なり、歩留まりの向上に役立つ。

【0013】本実施例によれば半導体装置1を製造し半導体製造装置のそれぞれの識別番号と製造時のプロセス条件が工程記録部5に記載されている。工程記録部5内に存在する記号16は以下の様にして形成（記載）された。まず、半導体基板2上の工程記録部5に対応する部分に薄膜を形成する。半導体製造装置にて1つの工の加工が終了した時点において、該薄膜にレーザを照射し、該薄膜を溶融して穴を開ける。この穴が製造装置の認識番号とプロセス条件を示す数字の形状となるようレーザを走査する。このとき、薄膜はレーザ光を透過にくいものが望ましい。またレーザはある程度の出力持つ、エキシマ、炭酸ガスレーザ等が望ましい。

側面に形成してもよい。また、本実施例では方向識別部4は本発明の第一の実施例のように4隅のうちの1隅を欠けさせる方法ではなく、1隅にマークを付ける方法である。具体的にはあらかじめ形成された薄膜に穴を開けることで行っている。本工程は第一の実施例における工程記録部5の形成過程と基本的には同様である。

【0015】さらに図4に本発明の第三の実施例を示す。本実施例では工程記録部5における記号16をレーザCVDにより形成したものである。レーザCVDはレーザ光によって誘起された熱、またはレーザ光の持つ光エネルギーによって気体状分子を分解し、遊離した原子(分子)を基板上に析出させて膜を形成することである。また、本実施例においてはレーザを用いたが集束イオンビーム、エレクトロンビームでもよい。すなわち、これらのビームの照射された領域に膜が形成されるので、ビームを工程記録部5に照射し、所望の記号の形状に走査することで記号16が形成される。すなわち、本方法によれば、工程記録部5に記号16の形の導電性のある膜が形成されることになる。本実施例においてはレーザCVDを用いたが、工程記録部5に記号16の形の膜を形成する方法としては通常のフォトリソグラフィ技術と成膜技術を用いる方法もある。

【0016】図5には本発明の第四の実施例を示したものである。本実施例は記号16を数字ではなく棒状の膜で形成し、この棒の間隔および棒の有無で識別するものである。なお、本実施例では記号16は棒状のマークとして記載されているが、記号16のマークの形状としては認識しやすい图形であれば特定しない。また本実施例は半導体装置1の表面に露出しているので、工程記録部5にプローバを二本ずつ接触させその導通の有無で自動的に記号16を識別することができる。

【0017】図6は本発明の第五の実施例を示したものである。本実施例においては記号16を半導体基板1上の工程記録部5内に形成したものである。本実施例においては記号16は集束イオンビームを用いて半導体基板1を削ることによって形成したものである。この場合、集束イオンビームの他に、レーザ、エッチング加工等でも形成可能である。また半導体基板1上に本発明の第四の実施例と同様にレーザ、エレクトロンビーム、集束イオンビーム等を用いて膜として記号16を形成すること

10 気的導通が得られる程度にイオン注入を行い、記号16に相当する領域のみ蒸気的導通が得られるようにした本実施例においては半導体基板2上にある記号16である導電性のある部分は表面に露出しているので、工程記録部5にプローバを二本ずつ接触させその導通の有無で自動的に記号16を識別することができる。

【0019】図8は本発明における半導体製造装置1のうち、真空チャンバの部分を模式的に表したものである。本発明の第七の実施例を示したものである。半導体装置1の素子の製造に携わる主チャンバ9の中には半導体装置1を固定する目的でチャック7が配置され、またチャック7に固定された半導体装置1に向かってレーザを射できる能力を持つビーム発射部8がチャック上方に配置してある。本実施例においてはビーム発射部8からレーザを発射する能力があるが、場合に応じて、集束イオンビーム、エレクトロンビームでもよい。ビーム発射部8から発射されたレーザビームは半導体基板1上の工程記録部5に照射され、工程記録部5にあらかじめ形成された薄膜に穴を開けることができる。レーザビーム記号16の形に相当するように走査することにより、工程記録部5の薄膜に記号16の形状を持つ穴を開けることが可能である。またビーム発射部8をチャック7の方に配置することにより半導体装置の側面に工程記録部5を形成することが可能である。またビームによってかされた膜によって多少汚染の危険があることから、半導体装置1の主目的である素子形成層3を加工した後にこの工程記録部5の形成は行うのが望ましい。

【0020】図9は本発明の第八の実施例を示すために、半導体製造装置1のチャンバの部分を模式的に表したものである。本実施例では主チャンバ9にロードロック室としての機能を持つ副チャンバ10を加えるものである。この副チャンバは半導体装置1の遮蔽機能と真空排気機能と工程記録部5の記号16の形成機能を有する。本実施例は素子形成層3の加工用である主チャンバ9に、工程記録部5形成時に発生する汚染が混入することが無いので、良好な素子形成層3の加工が可能である。

【0021】図10は本発明の第九の実施例として、チャック7の構造を最適化したものと示す。本実施例は発明の第二の実施例に対応したものであり、半導体装置1の裏面に工程記録部5を形成する場合に有効であるチャック7の一部からビームが通過できるようにスリット6を設けたものである。またスリット6の背面から

複数の加工装置11が結合して構成されている半導体製造装置15に適用した場合である。本実施例においては半導体製造装置15は各種の加工装置11(成膜装置、エッチング装置、イオン注入装置、酸化炉、アーナー炉、リソグラフィ装置等)と、これらを結合する搬送系12

2. 搬送制御装置14、記号読み取り機13より構成されている。記号読み取り機13は各処理装置11にそれぞれ付属していてもよい。また図11では搬送系12は中心部で交わっているが、図12に示すように、それぞれの加工装置11を網目状に結合してもよい。

【0023】図13は図11に示されたような記号16の読み取り機構を持つ半導体製造装置15を用いて半導体装置1を製造するときの手順を示したフローチャートである。半導体装置1の搬送過程において工程記録部5上の記号16は記号読み取り機13により認識、判読され、この情報は搬送制御装置14に送られる。搬送制御装置14は半導体装置1がどの工程まで終了しているか認識できるので、次の処理装置まで半導体装置1を搬送するように搬送系12に対して指令を送ることができ。処理装置では素子形成層3の加工後、該処理装置に固有の記号16を工程記録部5に形成する。この動作を半導体装置1の完成まで繰り返し行う。本実施例によれば工程を誤ることがなく、信頼性が向上する。この動作は複数の半導体装置1が半導体製造装置15上に存在しても可能である。これら複数の半導体装置を続けて製造する場合に、搬送制御装置によって最も効率よく加工が行えるように半導体装置1の配置を最適化することもできる。

【0024】図14は本発明における第十一番目の実施例をフローチャートにまとめたものである。装置の構成は図11と同様であるが、それぞれの作用と動作が十番目の実施例と異なり、同時に多種類の半導体装置を製造することが可能である。まず、あらかじめ製造したい半導体装置の種類に応じて工程記録部5に記号16を形成しておく。つまり、半導体装置には製造番号、あるいは該半導体装置の型番に相当する記号あるいは番号を記載しておく。そして半導体製造装置15に投入すると搬送経路において記号読み取り機13によって工程記録部5の記号16である半導体装置の種類が読み取られる。この情報は搬送制御装置14に伝えられ、認識され、半導体装置1を目的の加工装置11へ搬送するように搬送系12に指令される。加工装置11にて素子形成層3の加工を終了したのち、工程記録部5に該加工装置での処理

装置の同時生産が可能となる。

【0025】図15は半導体装置1上の工程記録部5種類を示す記号のみをあらかじめ形成した本発明の第二番目の実施例である。まずあらかじめ製造したい半導体装置の種類に応じて工程記録部5に記号16を形成しておく。そして半導体製造装置15に投入すると搬送経路において記号読み取り機13によって工程記録部5記号16である半導体装置の種類が読み取られる。この情報は搬送制御装置14に伝えられ、認識され、製造する半導体装置1の加工工程の通りに搬送するようにプログラムされる。このプログラムに従って搬送系12について搬送され、それぞれの加工装置11にて順次加工行われるが、適宜、記号16の半導体装置1の種類をす情報は搬送系12の記号読み取り機にて読み取られ、位置情報として活用される。プログラム終了後、半導体装置1より完成した半導体装置1は排出される。

【0026】図16は半導体装置1上の工程記録部5あらかじめ半導体装置1の種類を表す記号と、必要な工程を表す記号を形成しておく本発明の第十三番目実施例である。まず、あらかじめ製造したい半導体装置の種類に応じて工程記録部5に半導体装置1の種類と必要な加工工程を表す記号を工程順に形成しておく。そして半導体製造装置15に投入すると搬送経路において記号読み取り機13によって工程記録部5の記号16である半導体装置1の加工工程が読み取られる。この情報は搬送制御装置14に伝えられ、認識され、読み取られ通りの加工装置11へ搬送するように搬送系12に指示される。加工装置11では工程記録部5の記号16の通りに加工が行われる。この加工が終了したのち、工程記録部5に該処理装置での加工が終了したことを示す記号(加工終了記号)を形成する。さらに記号読み取り機3により記号16を読み取り、搬送制御装置によって工終了記号の付いていない次の加工を示す記号を認識したのちに搬送系12によって所定の処理装置まで搬送を行う。これを工程が終了するまで行う。工程が終了したことを確認後、半導体製造装置15より排出される。実施例によれば半導体装置1に製造に必要な工程が記されているので、多種の半導体装置を同時に製造することができる。

【0027】これらの実施例によれば、半導体装置1はエハ単位でなく1個あるいは数個の製造単位で製造する場合においても、半導体装置1の形成過程における

11

行して製造する場合においても工程を誤ることなく製造することができる。また、製造単位をそれぞれ認識できるようになるので工程管理の自動化が可能となる。

【0028】

【発明の効果】 上述のとおり本発明によれば、ウェハ単位でなく、半導体装置を1個あるいは数個単位で製造する場合に、製造単位毎にそれぞれ識別し、半導体装置の工程を管理することの可能な半導体装置及びその製造装置と製造方法が得られる。

【図面の簡単な説明】

【図1】 本発明における第一の実施例の模式図。

【図2】 本発明における第二の実施例の模式図。

【図3】 本発明における第二の実施例の他の例の模式図。

【図4】 本発明における第三の実施例の模式図。

【図5】 本発明における第四の実施例の模式図。

【図6】 本発明における第五の実施例の模式図。

【図7】 本発明における第六の実施例の模式図。

【図8】 本発明における第七の実施例の模式図。

【図9】 本発明における第八の実施例の模式図。

【図10】 本発明における第九の実施例の模式図。

【図11】 本発明における第十の実施例の模式図。

【図12】 本発明における第十の実施例の他の例の模式図。

【図13】 本発明における第十の実施例を示すフローチャート。

12

* 【図14】 本発明における第十一の実施例を示すフローチャート。

【図15】 本発明における第十二の実施例を示すフローチャート。

【図16】 本発明における第十三の実施例を示すフローチャート。

【符号の説明】

1 半導体装置

2 半導体基板

10 3 素子形成層

4 方向識別部

5 工程記録部

6 スリット

7 チャック

8 ビーム発射部

9 主チャンバ

10 副チャンバ

11 加工装置

12 銛送系

20 13 記号読み取り機

14 銛送系制御装置

15 半導体製造装置

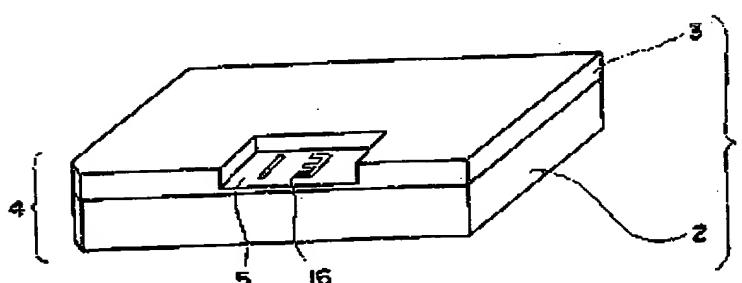
16 記号

17 レーザービーム

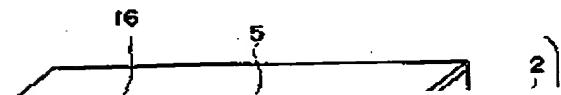
18 真空排気系

*

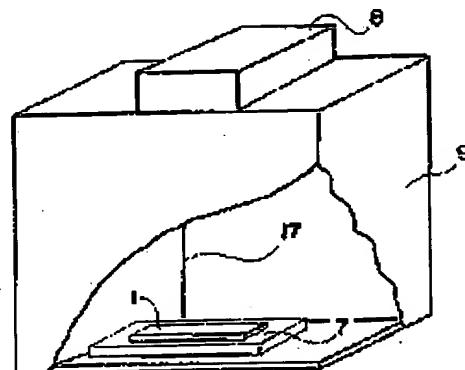
【図1】



【図2】



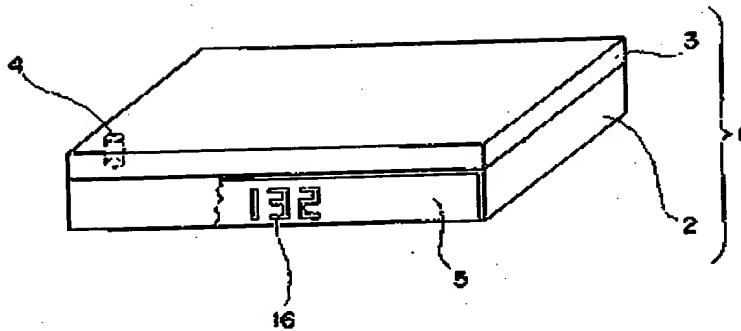
【図8】



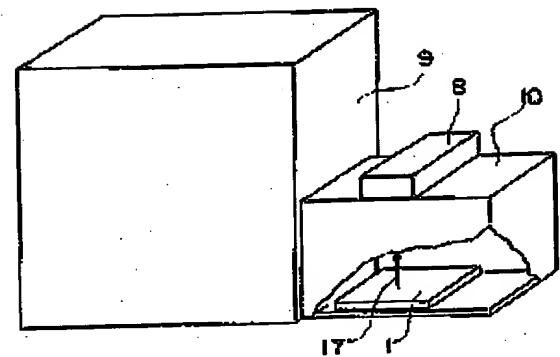
(3)

特開平6-349691

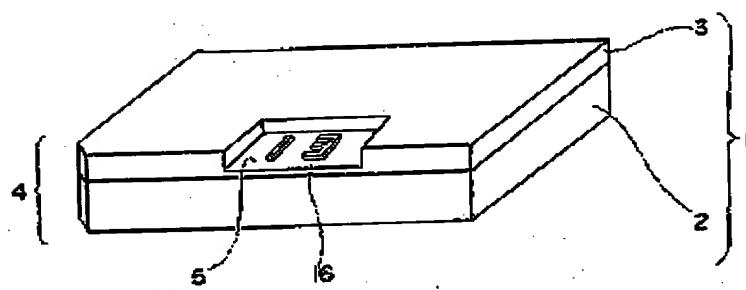
【図3】



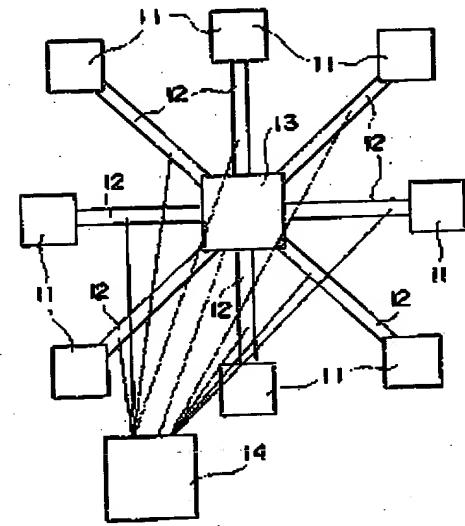
【図9】



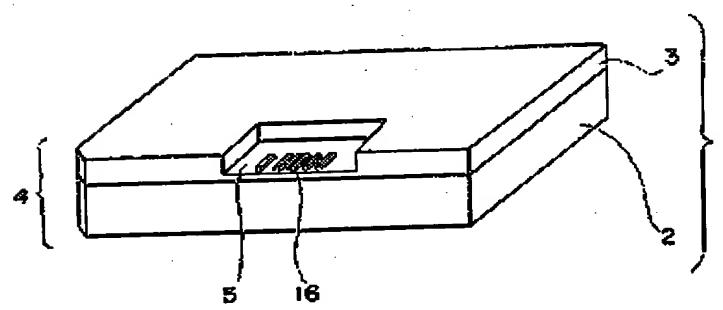
【図4】



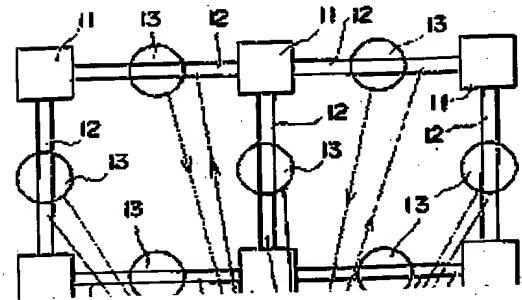
【図11】



【図5】



【図12】



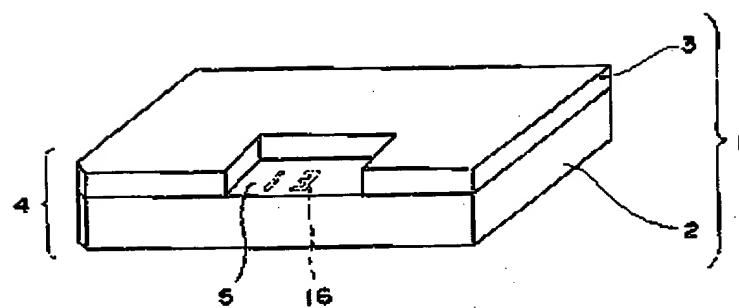
【図6】



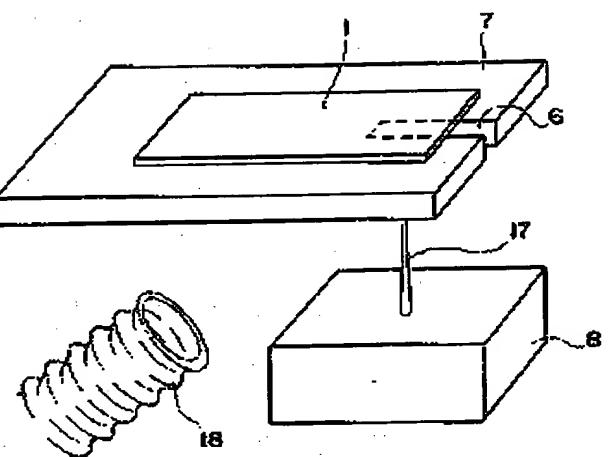
(9)

特開平6-349691

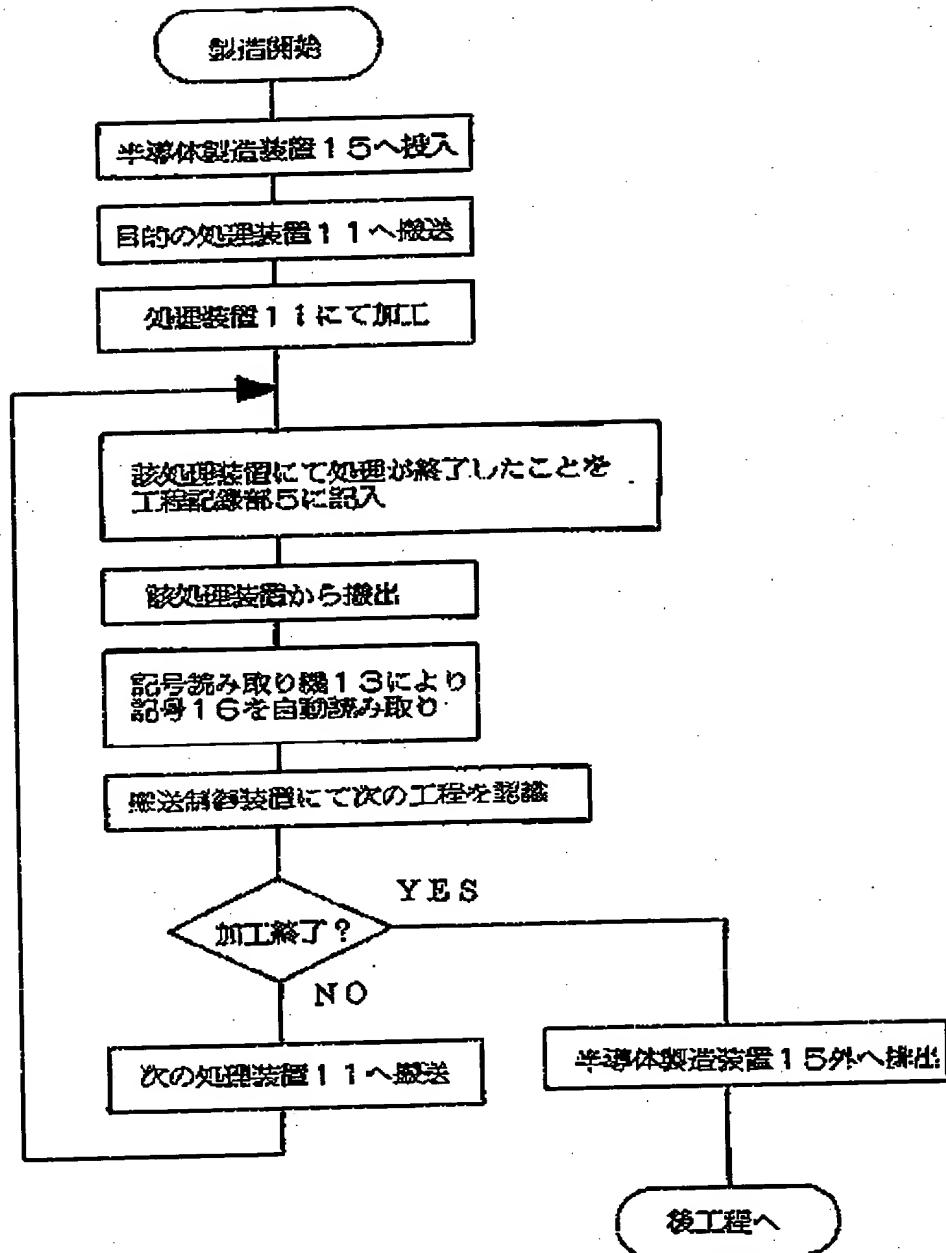
【図7】



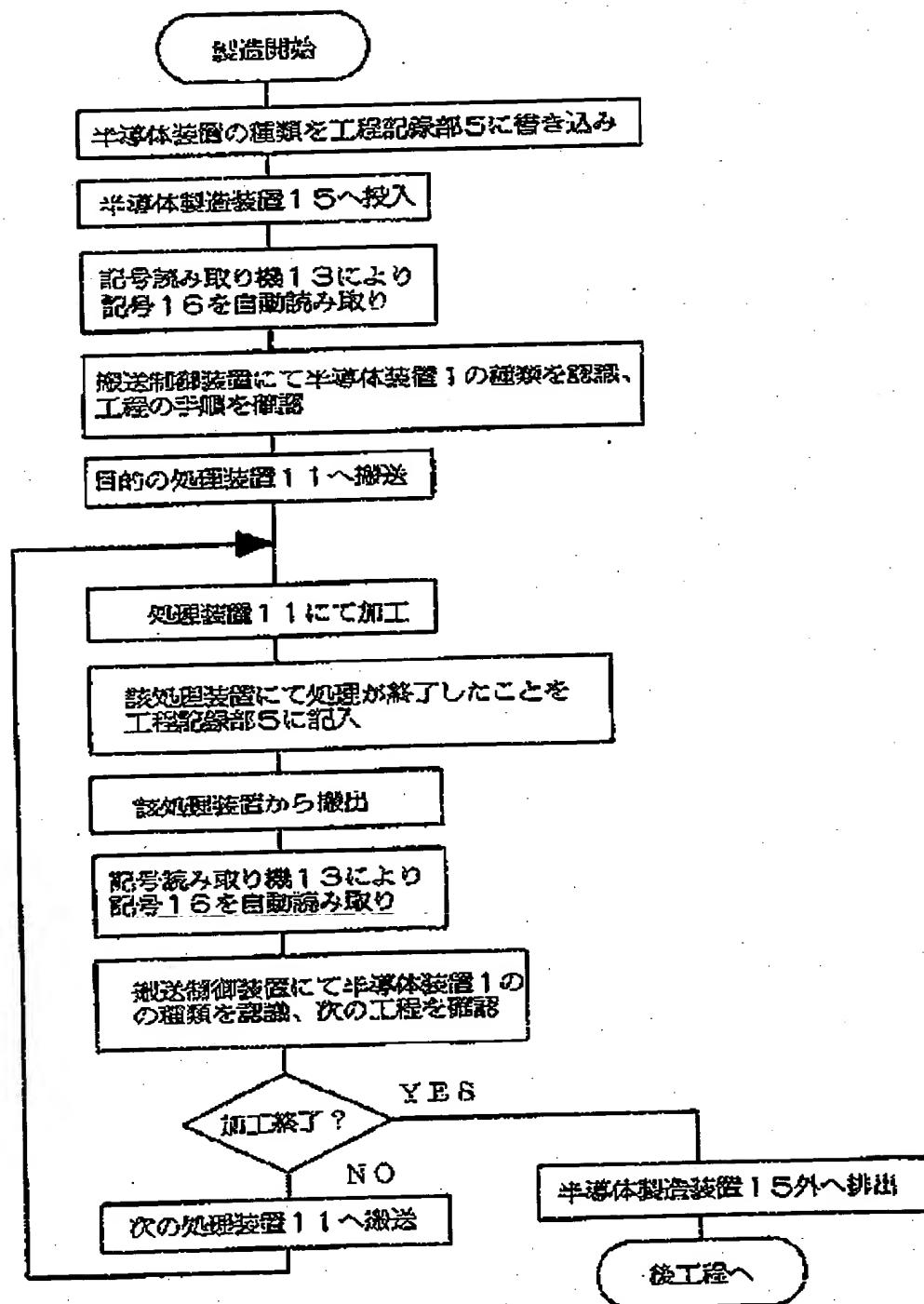
【図10】



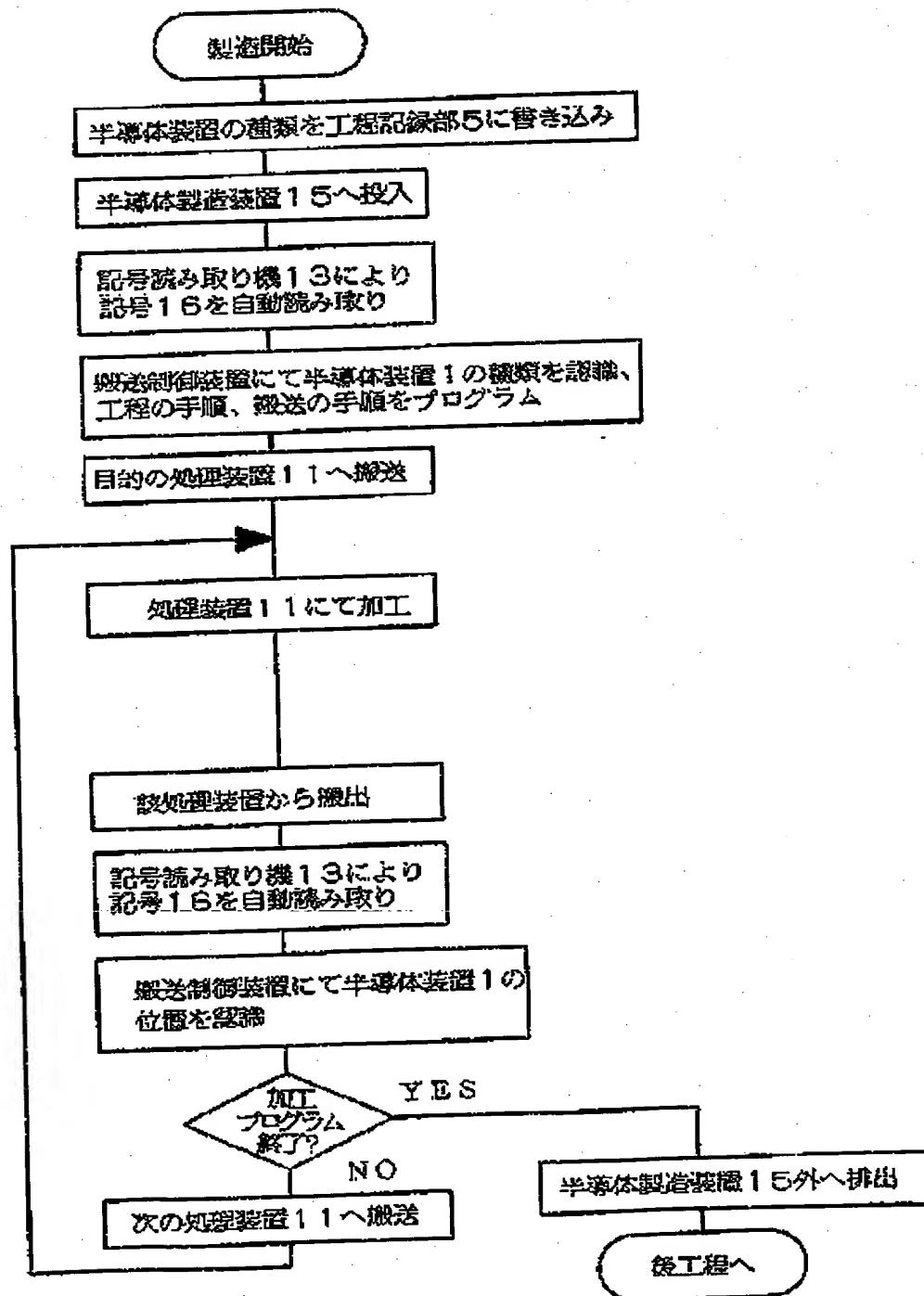
【図13】



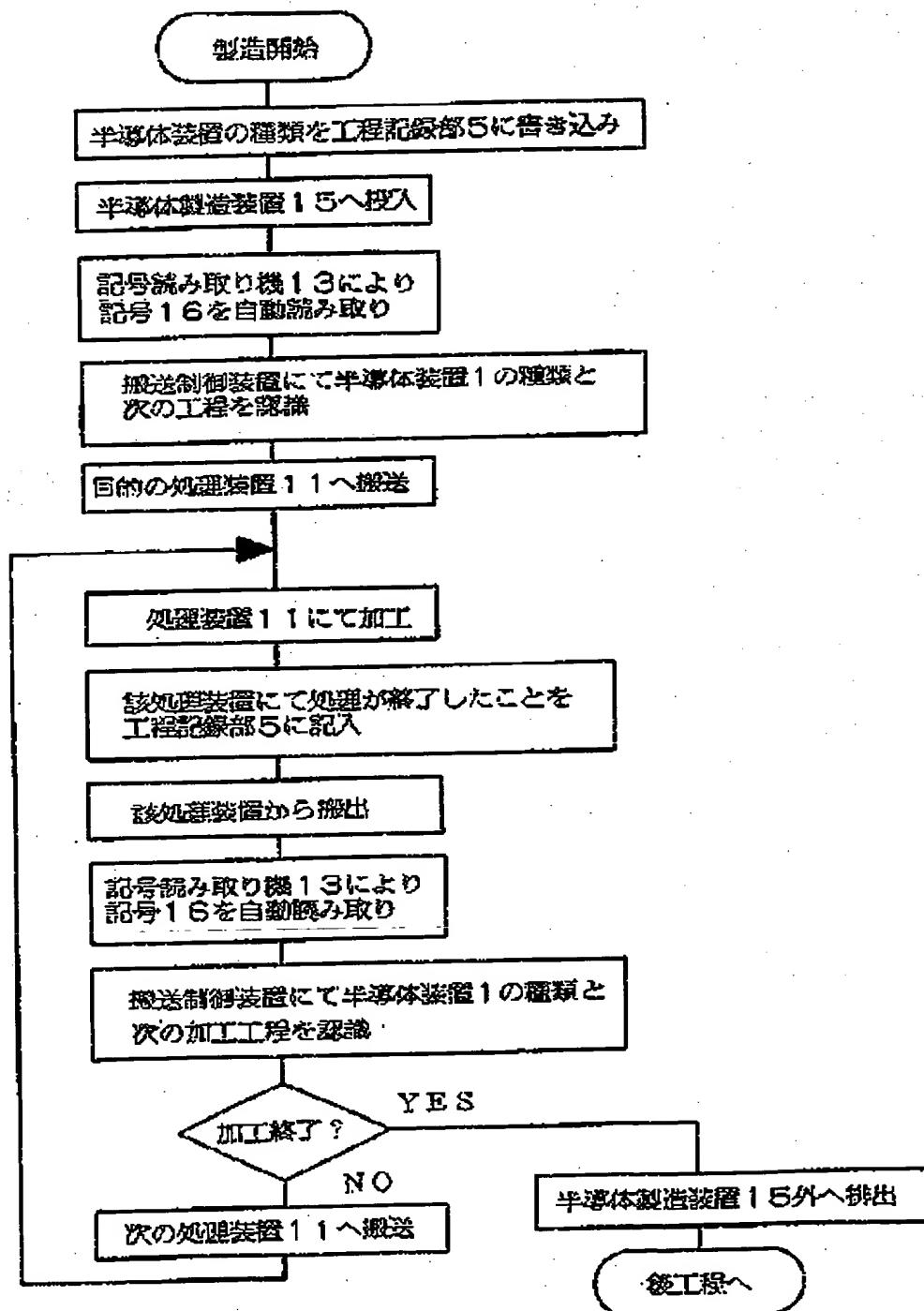
【図14】



[図15]



【図16】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.